

PAT-NO: JP02004134773A

DOCUMENT-IDENTIFIER: JP 2004134773 A

TITLE: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

PUBN-DATE: April 30, 2004

INVENTOR-INFORMATION:

NAME	COUNTRY
HASEGAWA, ISAO	N/A
SOTANI, NAOYA	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SANYO ELECTRIC CO LTD	N/A

APPL-NO: JP2003320513

APPL-DATE: September 12, 2003

PRIORITY-DATA: 2002270936 (September 18, 2002)

INT-CL (IPC): H01L021/20, H01L021/336 , H01L029/786

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a semiconductor device capable of suppressing the agglomeration of a silicon layer without patterning the silicon layer.

SOLUTION: This method for manufacturing the semiconductor device comprises steps of: forming an amorphous silicon film 6 so as to come into contact with the upper surface of a SiNx film 5 having a contact angle of 45deg; or smaller with respect to molten silicon, and melting the amorphous silicon film 6 by heating by the use of the fundamental wave of a continuous oscillation type YAG laser, and crystallizing the amorphous silicon film 6 after the

melting.

COPYRIGHT: (C) 2004, JPO

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-134773

(P2004-134773A)

(43) 公開日 平成16年4月30日(2004.4.30)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO1L 21/20	HO1L 21/20	5F052
HO1L 21/338	HO1L 29/78 627G	5F110
HO1L 29/786	HO1L 29/78 626C	

審査請求 未請求 請求項の数 12 O L (全 17 頁)

(21) 出願番号	特願2003-320513 (P2003-320513)	(71) 出願人	000001889
(22) 出願日	平成15年9月12日 (2003.9.12)		三洋電機株式会社
(31) 優先権主張番号	特願2002-270936 (P2002-270936)		大阪府守口市京阪本通2丁目5番5号
(32) 優先日	平成14年9月18日 (2002.9.18)	(74) 代理人	100104433
(33) 優先権主張国	日本国 (JP)		弁理士 宮園 博一
		(72) 発明者	長谷川 勲
			大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		(72) 発明者	曾谷 直哉
			大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		Fターム (参考)	5F052 AA02 AA22 AA24 BB02 BB04 BB07 CA01 CA10 DA02 DB02 EA12 EA13 JA01

最終頁に続く

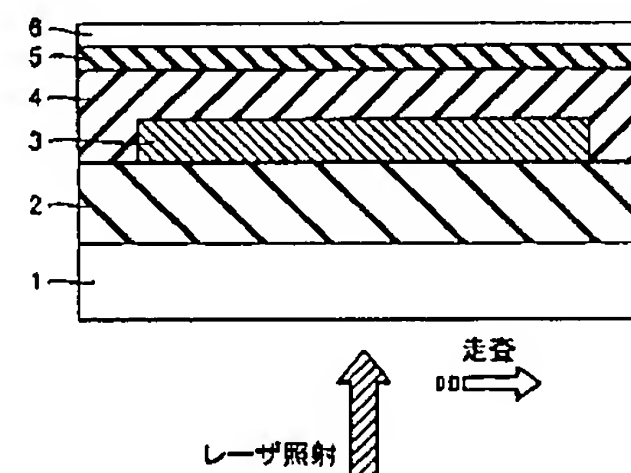
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 シリコン層のパターニングを行うことなく、シリコン層の塊状化を抑制することが可能な半導体装置の製造方法を提供する。

【解決手段】 この半導体装置の製造方法は、熔融シリコンとの接触角が45°以下であるSiN_x膜5の上面に接触するように、非晶質シリコン膜6を形成する工程と、連続発振型のYAGレーザの基本波を用いて、非晶質シリコン膜6を加熱することにより熔融した後、非晶質シリコン膜6の結晶化を行う工程とを備えている。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

熔融シリコンとの接触角が 45° 以下である第 1 の膜の上面および下面の少なくとも一方に接触するように、シリコン層を形成する工程と、

電磁波を用いて前記シリコン層を直接または間接的に加熱することにより熔融した後、前記シリコン層の結晶化を行う工程とを備えた、半導体装置の製造方法。

【請求項 2】

前記第 1 の膜は、シリコン酸化膜よりも熔融シリコンとの接触角が小さい、請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記第 1 の膜は、熔融シリコンとの接触角が 45° 以下である SiN_x 膜および SiC 膜の少なくともいずれか一方を含む、請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

前記シリコン層の結晶化を行う工程は、前記シリコン層に対し前記第 1 の膜を介して、吸収膜を形成する工程と、前記吸収膜に前記電磁波としての連続発振型レーザを照射することにより前記吸収膜を発熱させ、その熱を利用して前記シリコン層の結晶化を行う工程とを含む、請求項 1～3 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 5】

前記吸収膜を形成する工程は、表示装置の画素部の遮光膜として流用可能なように予めパターニングする工程を含む、請求項 4 に記載の半導体装置の製造方法。

【請求項 6】

前記シリコン層の結晶化を行う工程は、前記シリコン層に対し前記第 1 の膜とは反対側に吸収膜を形成する工程と、前記吸収膜に前記電磁波としての連続発振型レーザを照射することにより前記吸収膜を発熱させ、その熱を利用して前記シリコン層の結晶化を行う工程とを含む、請求項 1～3 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 7】

前記吸収膜を形成する工程の後に、前記吸収膜をパターニングすることによってゲート電極を形成する工程をさらに備える、請求項 6 に記載の半導体装置の製造方法。

【請求項 8】

前記シリコン層の結晶化を行う工程は、前記連続発振型レーザの基本波を用いて前記シリコン層を加熱する工程を含む、請求項 1～7 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 9】

前記シリコン層を形成する工程は、前記第 1 の膜の上面上に接触するようにシリコン層を形成する工程を含み、

前記シリコン層の形成に先立って、基板上に、前記基板への熱の伝達を緩和するためのバッファ層を介して、前記第 1 の膜を形成する工程をさらに備える、請求項 1～8 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 10】

前記シリコン層に不純物を注入することにより前記シリコン層にソース／ドレイン領域を形成する工程と、

前記連続発振電磁波を用いて前記ソース／ドレイン領域の不純物の活性化を行う工程とをさらに備える、請求項 1～9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 11】

前記シリコン層を形成する工程に先立って、前記シリコン層が形成される前記第 1 の膜の表面に凹凸を形成する工程をさらに備える、請求項 1～10 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 12】

前記熔融シリコンとの接触角が 45° 以下である第 1 の膜は、プラズマ CVD 法を用いて形成した SiN_x 膜である、請求項 1～11 のいずれか 1 項に記載の半導体装置の製造

方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、半導体装置の製造方法に関し、より特定のには、シリコン層の結晶化を行う工程を含む半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、液晶表示装置の画素駆動用トランジスタとして、多結晶シリコン膜を能動層として用いた薄膜トランジスタ（以下、多結晶シリコンTFT）が採用されている。このような液晶表示装置では、低コスト化、高性能化および軽量コンパクト化のために、多結晶シリコンTFTの高性能化が要求されている。多結晶シリコンTFTの高性能化には、基板上の多結晶シリコン膜をできるだけ単結晶に近づける必要がある。

10

【0003】

従来、上記した多結晶シリコン膜をできるだけ単結晶に近づける方法の1つとして、連続発振型レーザを用いたものが知られている（たとえば、非特許文献1参照）。

【非特許文献1】AM-LCD'02, DIGEST OF TECHNICAL PAPERS, July 10-12, 2002, pp. 227-230 この非特許文献1では、基板上にシリコン酸化膜（SiO₂膜）を介して形成された非晶質シリコン層に、直接、連続発振型レーザであるYVO₄レーザの高調波（532nm）を照射することによって、シリコン層の結晶化を行う。

20

【0004】

ところで、従来では、シリコン酸化膜（SiO₂膜）は、熔融シリコンとの接触角が小さいため、シリコン酸化膜とその上に形成される熔融シリコンとのぬれ性が悪い。このため、結晶化の際に熔融シリコンが凝集して塊状化するという不都合が生じる。そして、レーザの走査により、シリコン層の熔融／結晶界面を移動させる結晶成長方法では、加熱領域の移動に伴い、熔融領域も移動するため、塊状化の傾向が顕著になる。非特許文献1では、このような熔融シリコンの塊状化を抑制するために、シリコン酸化膜上に形成されたシリコン層を予めリボン状にパターニングすることによって熔融されるシリコン層の面積を少なくしている。

30

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、非特許文献1では、上記のように、シリコン層をリボン状にパターニングしているため、パターニングされたシリコン層の領域に素子（TFT）を形成する必要がある。このため、パターニングしていない場合に比べて、素子を形成する領域が少なくなるという問題点がある。また、シリコン層をパターニングする工程が増加するため、その分、歩留りが低下するという問題点もある。

【0006】

また、非特許文献1では、YVO₄レーザの高調波（532nm）を用いてシリコン層の結晶化を行うため、レーザ出力が小さい。その結果、生産性（スループット）を向上させるのが困難であるという問題点もある。

40

【0007】

この発明は上記のような課題を解決するためになされたものであり、この発明の1つの目的は、シリコン層のパターニングを行うことなく、シリコン層の塊状化を抑制することが可能な半導体装置の製造方法を提供することである。

【課題を解決するための手段および発明の効果】

【0008】

この発明の一の局面による半導体装置の製造方法は、熔融シリコンとの接触角が45°以下である第1の膜の上面および下面の少なくとも一方に接触するように、シリコン層を

50

形成する工程と、電磁波を用いてシリコン層を直接または間接的に加熱することにより溶融した後、シリコン層の結晶化を行う工程とを備えている。なお、この場合において、シリコン層を加熱するために用いる電磁波は、連続発振電磁波であることが望ましい。

【0009】

この一の局面による半導体装置の製造方法では、上記のように、溶融シリコンとの接触角が 45° 以下である第1の膜の上面および下面の少なくとも一方に接触するように、シリコン層を形成した後、シリコン層を溶融して結晶化を行うことによって、シリコン層が溶融する際に、溶融シリコンとの接触角が小さい第1の膜により溶融シリコンと第1の膜との界面エネルギーが小さくなるので、溶融シリコンと第1の膜とのぬれ性を向上させることができる。これにより、シリコン層をパターニングすることなく、シリコン層が溶融した状態で凝集するのを抑制することができるので、シリコン層が溶融した状態で塊状化するのを抑制することができる。その結果、シリコン層のパターニングに起因する不都合を解消しながら、シリコン層の塊状化を抑制することができる。

10

【0010】

上記一の局面による半導体装置の製造方法において、好ましくは、第1の膜は、シリコン酸化膜よりも溶融シリコンとの接触角が小さい。このように構成すれば、シリコン酸化膜(SiO_2 膜)をシリコン層の上面または下面に接触するように形成した状態でシリコン層の結晶化を行う場合よりも、シリコン層の塊状化を抑制することができる。

【0011】

この場合、好ましくは、第1の膜は、溶融シリコンとの接触角が 45° 以下である SiN_x 膜および SiCN 膜の少なくともいずれか一方を含む。このように構成すれば、溶融シリコンと接触する第1の膜は、シリコン酸化膜よりも溶融シリコンとの接触角が小さくなるので、容易に、シリコン酸化膜(SiO_2 膜)をシリコン層の上面または下面に接触するように形成した状態でシリコン層の結晶化を行う場合よりも、シリコン層の塊状化を抑制することができる。

20

【0012】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層の結晶化を行う工程は、シリコン層に対し第1の膜を介して、吸収膜を形成する工程と、吸収膜に電磁波としての連続発振型レーザを照射することにより吸収膜を発熱させ、その熱を利用してシリコン層の結晶化を行う工程とを含む。このように構成すれば、シリコン層に吸収されない大きなレーザ出力を有する連続発振型レーザを用いて、シリコン層の結晶化を行うことができるので、生産性(スループット)を向上させることができる。また、連続発振型レーザが照射された吸収膜の発熱を利用してシリコン層を間接的に加熱することにより結晶化を行うことによって、吸収膜に照射される連続発振型レーザにある程度ばらつきがあったとしても、吸収膜から熱がシリコン層に放射される際に、熱のばらつきを緩和することができる。これにより、巨大な結晶粒または単結晶を歩留りを低下することなく形成することができる。

30

【0013】

この場合において、好ましくは、吸収膜を形成する工程は、表示装置の画素部の遮光膜として流用可能なように予めパターニングする工程を含む。このように構成すれば、吸収膜を遮光膜として流用することができるので、遮光膜を別途形成する必要がない。その結果、製造プロセスを簡略化することができる。

40

【0014】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層の結晶化を行う工程は、シリコン層に対し第1の膜とは反対側に吸収膜を形成する工程と、吸収膜に電磁波としての連続発振型レーザを照射することにより吸収膜を発熱させ、その熱を利用してシリコン層の結晶化を行う工程とを含む。このように構成すれば、シリコン層に吸収されない大きなレーザ出力を有する連続発振型レーザを用いて、シリコン層の結晶化を行うことができるので、生産性(スループット)を向上させることができる。また、連続発振型レーザが照射された吸収膜の発熱を利用してシリコン層を間接的に加熱することに

50

より結晶化を行うことによって、吸収膜に照射される連続発振型レーザにある程度ばらつきがあったとしても、吸収膜から熱がシリコン層に放射される際に、熱のばらつきを緩和することができる。これにより、巨大な結晶粒または単結晶を歩留りを低下することなく形成することができる。

【0015】

この場合において、好ましくは、吸収膜を形成する工程の後に、吸収膜をパターニングすることによってゲート電極を形成する工程をさらに備える。このように構成すれば、吸収膜をゲート電極として流用することができるので、吸収膜を除去する工程およびゲート電極を新たに形成する工程を省略することができる。これにより、製造プロセスを簡略化することができる。

10

【0016】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層の結晶化を行う工程は、連続発振型レーザの基本波を用いてシリコン層を加熱する工程を含む。このように構成すれば、高調波に比べてレーザ出力が大きい基本波により、シリコン層をより効率良く加熱することができるので、シリコン層の結晶化をより促進することができる。これにより、生産性（スループット）をより向上させることができる。

【0017】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層を形成する工程は、第1の膜の上面に接触するようにシリコン層を形成する工程を含み、シリコン層の形成に先立って、基板上に、基板への熱の伝達を緩和するためのバッファ層を介して、第1の膜を形成する工程をさらに備える。このように構成すれば、第1の膜によりシリコン層の塊状化を抑制しながら、バッファ層により熱衝撃に起因する基板のクラックや歪みなどの発生を抑制することができる。この場合、バッファ層は、シリコン酸化膜を含んでいてもよい。

20

【0018】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層に不純物を注入することによりシリコン層にソース／ドレイン領域を形成する工程と、連続発振電磁波を用いてソース／ドレイン領域の不純物の活性化を行う工程とをさらに備える。このように構成すれば、第1の膜によりシリコン層の塊状化を抑制しながら、ソース／ドレイン領域を有するシリコン層を備えたシリコンTFTを形成することができる。

30

【0019】

上記一の局面による半導体装置の製造方法において、好ましくは、シリコン層を形成する工程に先立って、シリコン層が形成される第1の膜の表面に凹凸を形成する工程をさらに含む。このように構成すれば、シリコン層が形成される第1の膜の表面に凹凸が形成されることに起因して、第1の膜の熔融シリコンに対する接触角をより低下させることができる。これにより、シリコン層の塊状化をより抑制することができる。

【0020】

上記一の局面による半導体装置の製造方法において、熔融シリコンとの接触角が 45° 以下である第1の膜は、プラズマCVD法を用いて形成した SiN_x 膜であってもよい。この場合、 SiN_x 膜は、 SiH_4 ガスと NH_3 ガスと N_2 ガスとの流量比を、 $2:1:100 \sim 2:2:100$ に設定した状態でプラズマCVD法により形成されるのが好ましい。このような流量比でプラズマCVD法により SiN_x 膜を形成すれば、容易に、熔融シリコンとの接触角が 45° 以下の SiN_x 膜を形成することができる。

40

【0021】

なお、本発明では、以下のような構成も考えられる。すなわち、上記一の局面において、好ましくは、第1の膜は、 SiC 膜を含む。このように構成すれば、 SiC 膜は、熔融シリコンとの接触角が 45° よりも小さいので、容易に、シリコン酸化膜（ SiO_2 膜）をシリコン層の上面または下面に接触するように形成した状態でシリコン層の結晶化を行う場合よりも、シリコン層の塊状化を抑制することができる。

【0022】

50

また、上記吸収膜に連続発振型レーザを照射する工程を含む構成において、好ましくは、連続発振型レーザは、 $0.75\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下の波長を有する赤外線レーザを含む。このように構成すれば、赤外線レーザは、シリコン層に吸収されにくいので、吸収膜に効率的にレーザ光を吸収させることができる。これにより、吸収膜を効率よく加熱することができる。

【0023】

この場合、好ましくは、連続発振型レーザは、連続発振型YAGレーザを含む。このように構成すれば、容易に、吸収膜を効率よく加熱することができる。

【0024】

また、上記吸収膜を形成する工程を含む構成において、好ましくは、吸収膜は、Moを含む材料からなる。このように構成すれば、容易に、連続発振型YAGレーザなどの連続発振型レーザのレーザ光を吸収膜に吸収させることができる。

【0025】

また、上記吸収膜を予めパターンニングする工程を含む構成において、好ましくは、吸収膜を表示装置の画素部の遮光膜として流用可能なように予めパターンニングする工程は、吸収膜にマトリックス状の穴をパターンニングする工程を含む。このように構成すれば、容易に、吸収膜を表示装置の画素部の遮光膜として流用可能な構造に形成することができる。

【0026】

また、上記シリコン層にソース／ドレイン領域を形成する工程を含む構成において、好ましくは、シリコン層にソース／ドレイン領域を形成する工程に先立って、シリコン層の上にパターンニングされたゲート電極を形成する工程をさらに含む。このように構成すれば、容易に、パターンニングされたゲート電極をマスクとして、シリコン層に不純物を注入することによりシリコン層にソース／ドレイン領域を形成することができる。

【0027】

また、上記シリコン層にソース／ドレイン領域を形成する工程を含む構成において、好ましくは、シリコン層のソース／ドレイン領域のうち的一方と、吸収膜との間にバイアス電圧を印加する工程をさらに含む。このように構成すれば、吸収膜が基板バイアスプレートとして働くため、シリコンTFTのしきい値電圧の調整を行うことができる。

【0028】

また、上記第1の膜の表面に凹凸を形成する工程を含む構成において、好ましくは、凹凸を形成する工程は、第1の膜の表面をエッチングすることにより第1の膜の表面に凹凸を形成する工程を含む。このように構成すれば、容易に、第1の膜の表面に凹凸を形成することができる。

【発明を実施するための最良の形態】

【0029】

以下、本発明を具体化した実施形態を図面に基づいて説明する。

(第1実施形態)

図1～図5は、本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図および平面図である。図6は、本発明の効果を確認するための実験に用いた第1実施形態の製造方法により作製した構造を示した断面図であり、図7は、比較例による製造方法により作製した構造を示した断面図である。また、図8は、図6および図7に示した製造方法によるレーザ出力と結晶化状態との関係を示した概略図である。以下、図1～図8を参照して、第1実施形態による半導体装置の製造方法について説明する。

【0030】

まず、図1に示すように、減圧CVD法を用いて、ガラス基板1上に、 SiO_2 膜（シリコン酸化膜）2を約 300nm の厚みで形成する。このシリコン酸化膜2は、ガラス基板1への熱の伝達を緩和するためのバッファ層として機能する。この後、スパッタ法を用いて、シリコン酸化膜2上の所定領域に、Moからなる吸収膜3を約 50nm の厚みで形成する。

【0031】

そして、吸収膜 3 を、図 2 に示すように、液晶表示装置または有機 E L 表示装置の画素部のブラックマトリックス（遮光膜）として後に流用できるように、マトリックス状の穴パターン 3 a を有するようにパターンニングする。

【0032】

次に、図 1 に示すように、プラズマ C V D 法を用いて、吸収膜 3 を覆うように、シリコン酸化膜（S i O₂ 膜） 4 を、約 80 n m の厚みで形成する。

【0033】

その後、第 1 実施形態では、プラズマ C V D 法を用いて、シリコン酸化膜 4 上に、S i N_x 膜（シリコン窒化膜） 5 を約 20 n m の厚みで形成する。ここで、S i N_x 膜 5 は、溶融シリコンとの接触角が 45° 以下であり、かつ、S i O₂ 膜よりも溶融シリコンとの接触角が小さい。なお、S i N_x 膜 5 は、本発明の「第 1 の膜」の一例である。その後、S i N_x 膜 5 上に、減圧 C V D 法を用いて、非晶質シリコン膜 6 を約 50 n m の厚みで形成する。なお、非晶質シリコン膜 6 は、本発明の「シリコン層」の一例である。

【0034】

次に、図 3 に示すように、ガラス基板 1 の裏面側から、連続発振型の Y A G レーザの基本波を照射することによって、非晶質シリコン膜 6 の結晶化を行う。この場合のレーザ照射条件は、レーザ出力：約 375 W、走査速度：約 1 m / s である。

【0035】

次に、図 4 に示すように、結晶化されたシリコン膜 6 a を覆うように、シリコン酸化膜（S i O₂ 膜）からなるゲート絶縁膜 7 を形成する。そのゲート絶縁膜 7 上の所定領域に、M o などからなるパターンニングされたゲート電極 8 を形成する。ゲート電極 8 をマスクとして、結晶化されたシリコン膜 6 a に、不純物を注入することによって、L D D 構造を有する一対のソース／ドレイン領域 6 b を形成する。また、必要に応じて、ゲート電極 8 の形成前に、結晶化されたシリコン膜 6 a にチャネルドーピングを行ってもよい。そして、注入した不純物を活性化するために、結晶化の場合と同様、連続発振型の Y A G レーザによる照射を行う。これにより、一対のソース／ドレイン領域 6 b と、ゲート絶縁膜 7 と、ゲート電極 8 とからなる第 1 実施形態による多結晶シリコン T F T が形成される。

【0036】

また、第 1 実施形態では、図 5 に示すように、吸収膜 3 と、T F T のドレイン側に位置する電源ラインを構成する一方のソース／ドレイン領域 6 b との間に、バイアス電圧を印加する。これにより、吸収膜 3 が基板バイアスプレートとして働くため、T F T のしきい値電圧 V_{t h} の調整を行うことができる。

【0037】

第 1 実施形態では、上記のように、溶融シリコンとの接触角が 45° 以下である S i N_x 膜（シリコン窒化膜） 5 の上面上に接触するように非晶質シリコン膜 6 を形成した後、非晶質シリコン膜 6 を溶融して結晶化を行うことによって、非晶質シリコン膜 6 が溶融する際に、溶融シリコンとの接触角が小さい S i N_x 膜 5 により溶融シリコンと S i N_x 膜 5 との界面エネルギーが小さくなるので、溶融シリコンと S i N_x 膜 5 とのぬれ性を向上させることができる。これにより、従来のように非晶質シリコン膜 6 をパターンニングすることなく非晶質シリコン膜 6 が溶融した状態で凝集するのを抑制することができるので、非晶質シリコン膜 6 が溶融した状態で塊状化するのを抑制することができる。その結果、非晶質シリコン膜 6 のパターンニングに起因する歩留りの低下などの不都合を解消しながら、非晶質シリコン膜 6 の塊状化を抑制することができる。

【0038】

ここで、図 6 ～図 8 を参照して、非晶質シリコン膜の下面に接触するように溶融シリコンとの接触角が 45° 以下である S i N_x 膜を形成する場合の効果を確認するために行った実験について説明する。図 6 には、この実験で用いた第 1 実施形態の製造方法により作製した構造が示されており、図 7 には、この実験で用いた比較例の製造方法により作製した構造が示されている。まず、図 6 に示した第 1 実施形態の製造方法により作製した構造では、ガラス基板 1 上に、減圧 C V D 法を用いて S i O₂ 膜 2 を 300 n m の厚みで形成

した後、 SiO_2 膜 2 上にスパッタ法を用いて Mo からなる吸収膜 3 を 50 nm の厚みで形成した。そして、吸収膜 3 上に、プラズマ CVD 法を用いて、80 nm の厚みを有する SiO_2 膜 4 および 20 nm の厚みを有する SiN_x 膜 5 を順次形成した。その後、減圧 CVD 法を用いて SiN_x 膜 5 上に非晶質シリコン膜 6 を 50 nm の厚みで形成した。

【0039】

その一方、図 7 に示した比較例の製造方法により作製した構造では、ガラス基板 1 上に、減圧 CVD 法を用いて SiO_2 膜 2 を 300 nm の厚みで形成した後、 SiO_2 膜 2 上にスパッタ法を用いて Mo からなる吸収膜 3 を 50 nm の厚みで形成した。そして、吸収膜 3 上に、プラズマ CVD 法を用いて、100 nm の厚みを有する SiO_2 膜 4 a を形成した後、その SiO_2 膜 4 a 上に、非晶質シリコン膜 6 を減圧 CVD 法を用いて 50 nm の厚みで形成した。 10

【0040】

上記のようにして作製した図 6 および図 7 に示した構造に対して、連続発振型の YAG レーザを 1 m/s の走査速度で、レーザ出力を 250 W から 450 W に変化させて照射することによって、結晶化の状態を確認した。その結果、図 8 に示すような結果が得られた。具体的には、第 1 実施形態による構造および比較例による構造ともに、レーザ出力が 270 W 以下である場合には、アモルファスの結晶状態であり、270 W から 300 W までは、固相成長状態であった。また、第 1 実施形態による構造および比較例による構造ともに、300 W から 340 W までは、熔融シリコンと熔融していないシリコンとが混在する結晶状態であった。その一方、レーザ出力が液相成長可能な出力を超えると、塊状化が発生することにより、膜構造の消失が発生した。この場合、良好に結晶化を行うことができるのは、液相成長が可能な領域である。 20

【0041】

図 8 に示すように、 SiO_2 膜 4 a 上に非晶質シリコン膜 6 が形成される比較例による製造方法では、液相成長することが可能なレーザ出力の範囲が 340 W ~ 360 W (350 W \pm 3%) であり、狭いことがわかる。これに対して、 SiN_x 膜 5 上に非晶質シリコン膜 6 が形成される第 1 実施形態による製造方法では、340 W ~ 410 W (375 W \pm 9%) であり、比較例による製造方法に比べて、液相成長可能なレーザ出力範囲が拡大していることがわかる。このことから、第 1 実施形態による製造プロセスでは、プロセスマージンを拡大することができるとが判明した。また、第 1 実施形態の製造方法による構造では、図 8 に示すように、比較例の製造方法による構造に比べて、より大きなレーザ出力の YAG レーザが照射された場合でも、膜構造の消失が発生しにくいことがわかる。すなわち、第 1 実施形態の製造方法による構造では、比較例の製造方法による構造に比べて、熔融シリコンの塊状化（凝集）が発生しにくいことがわかった。 30

【0042】

ここで、レーザ装置におけるレーザ出力の発振安定性を計測したところ、 $\pm 4\%$ の範囲でレーザ出力が変動する（ばらつく）ことが判明した。このことから、安定して液相成長を行うためには、レーザ出力の設定値に対して $\pm 4\%$ の範囲よりも大きい範囲で液相成長することが可能なプロセス条件が必要である。この点を考慮すると、第 1 実施形態では、上記のように、375 W $\pm 9\%$ の範囲で液相成長を行うことができるので、レーザ出力装置の出力変動よりも広いプロセス条件を有する。その結果、第 1 実施形態では、安定して非晶質シリコン膜 6 の結晶化を行うことが判明した。 40

【0043】

図 9 は、熔融シリコンの塊状化が発生することにより、膜構造の消失が発生した試料の表面の構造を示した断面図である。図 10 は、図 6 に示した第 1 実施形態による構造および図 7 に示した比較例による構造における熔融シリコンの接触角の分布を示した図である。次に、図 6 ~ 図 10 を参照して、図 6 に示した第 1 実施形態の製造方法により作製した構造を有する試料および図 7 に示した比較例の製造方法により作製した構造を有する試料について、塊状化した熔融シリコンの接触角を実際に測定した実験について説明する。具体的には、塊状化が発生することにより膜構造の消失が発生した試料の表面を SEM (S 50

canning Electron Microscope) により観察すると、図 9 に示すように、熔融シリコンが塊状化することにより形成された凝集シリコンが観察された。そして、第 1 実施形態の製造方法により作製した構造を有する試料および比較例の製造方法により作製した構造を有する試料について、それぞれ、10 個の試料の凝集シリコンの接触角 θ (図 9 参照) を測定することにより、各試料の熔融シリコンの接触角を測定した。その測定結果を図 10 に示す。なお、図 6 に示した第 1 実施形態の製造方法による構造を有する試料では、410 W 以上のレーザ出力を有する YAG レーザを照射することにより膜構造の消失が発生した試料について接触角を測定した。一方、図 7 に示した比較例の製造方法による構造を有する試料では、360 W 以上のレーザ出力を有する YAG レーザを照射することにより膜構造の消失が発生した試料について接触角を測定した。

10

【0044】

図 10 を参照して、図 6 に示した第 1 実施形態の製造方法による構造を有する試料では、熔融シリコンの接触角は、 45° 以下の範囲に分布していることがわかる。一方、図 7 に示した比較例の製造方法による構造を有する試料では、熔融シリコンの接触角は、 47° 以上の範囲に分布していることがわかる。この結果および図 8 に示した結果から、非晶質シリコン膜の下面に接するように熔融シリコンとの接触角が 45° 以下である SiN_x 膜を形成することにより、熔融シリコンの塊状化が発生しにくくなることが確認できた。

【0045】

なお、以下の表 1 に、通常の結晶組成比での種々の材料の熔融シリコンとの接触角を示す。

20

【0046】

【表 1】

材料	接触角
$\text{SiC} (1:1)$	約 40°
Si_3N_4	約 50°
SiO_2	約 90°
$\text{BN} (1:1)$	約 150°
グラファイト	約 150°

30

【0047】

上記表 1 から、通常の結晶組成比であれば、 SiC 膜が熔融シリコンとの接触角が 45° 以下であることがわかる。これにより、非晶質シリコン膜の下面に接するように SiC 膜を形成した場合には、熔融シリコンの接触角を 45° 以下にすることができるので、熔融シリコンの塊状化を発生しにくくすることが可能である。また、シリコン窒化膜 (SiN 膜) は、通常の結晶組成比 (Si_3N_4) であれば、熔融シリコンとの接触角が 45° より大きい (50°) であることがわかる。

【0048】

図 11 は、 SiN_x 膜上の熔融シリコンに働く表面張力を表した模式図である。図 12 は、 SiN_x 膜の表面に凹凸を形成した場合の試料の表面の構造を示した断面図である。図 13 は、 SiN_x 膜の表面が平坦な場合の熔融シリコンの接触角と、 SiN_x 膜の表面に凹凸が形成された場合の熔融シリコンの接触角との関係を示した図である。次に、図 6 および図 11～図 13 を参照して、熔融シリコンとの接触角を 45° 以下にするのに適した SiN_x 膜の製造条件を調べるために行った実験について説明する。一般的に、プラズマ CVD 法などにより作製された窒化珪素 (SiN) は、 SiN_x と表記される。このプラズマ CVD 法などにより作製された窒化珪素は、 Si_3N_4 以外にも種々の組成比を有するとともに、水素を数パーセント含有するものもある。そして、このようなプラズマ CVD 法などにより作製された SiN_x 膜の熔融シリコンとの接触角は、 SiN_x 膜の組成比や水素含有量によって変化する。また、 SiN_x 膜の組成比や水素含有量は、 SiN_x 膜の製造条件によって変化する。

40

50

【0049】

まず、図6に示した第1実施形態の製造方法による構造と同様の構造を有するとともに、 SiN_x 膜の製造条件（プラズマCVD条件）のみが異なる2種類の試料（試料1および試料2）を作製した。なお、 SiN_x 膜以外の膜の製造条件は、上記した第1実施形態による製造条件と同様である。そして、 SiN_x 膜上に形成した非晶質シリコン層をYAGレーザを照射することにより溶融させた後、凝集した凝集シリコンの SiN_x 膜に対する接触角を測定することによって、 SiN_x 膜の溶融シリコンとの接触角を測定した。以下、その測定結果について説明する。

【0050】

まず、試料1による SiN_x 膜を以下の表2に示すプラズマCVD条件下で作製した。 10

【0051】

【表2】

基板温度	400℃
圧力	700Pa
流量比 ($\text{SiH}_4:\text{NH}_3:\text{N}_2$)	1:1:50
パワー密度	1.4W/cm ²

【0052】

上記表2に示す条件下で作製した試料1による SiN_x 膜では、溶融シリコンとの接触角は、45°以上であった。 20

【0053】

次に、試料2による SiN_x 膜を以下の表3に示すプラズマCVD条件下で作製した。

【0054】

【表3】

基板温度	400℃～450℃
圧力	700Pa
流量比 ($\text{SiH}_4:\text{NH}_3:\text{N}_2$)	2:1:100～2:2:100
パワー密度	2W/cm ²

【0055】

上記表3に示す条件下で作製した試料2による SiN_x 膜では、溶融シリコンとの接触角は、約30°～約45°であった。 30

【0056】

上記試料1および試料2の測定結果から、 SiN_x 膜の溶融シリコンとの接触角を45°以下にするためには、 SiN_x 膜のプラズマCVD条件は、試料2による SiN_x 膜のプラズマCVD条件（基板温度：400℃～450℃、圧力：700Pa、流量比 $\text{SiH}_4:\text{NH}_3:\text{N}_2=2:1:100\sim2:2:100$ 、パワー密度：2W/cm²）にするのが好ましいことがわかった。この試料2による SiN_x 膜のプラズマCVD条件では、試料1による SiN_x 膜のプラズマCVD条件と比較して、アンモニアガスの流量比を大きくしているとともに、パワー密度を高くしている。 40

【0057】

また、試料2のように、表2に示す条件下で作製することにより、溶融シリコンとの接触角が45°以上になった場合にも、溶融シリコンと接触する SiN_x 膜の表面に凹凸を形成することにより、接触角を45°以下にすることが可能である。以下に、その原理を説明する。まず、図11に示すように、溶融シリコンと雰囲気との間に働く表面張力、溶融シリコンと SiN_x 膜との間に働く表面張力および SiN_x 膜と雰囲気との間に働く表 50

面張力を、それぞれ、 γ_1 、 γ_2 および γ_3 とする。また、 SiN_x 膜の表面に凹凸を形成していない状態（表面が平坦な状態）での、熔融シリコンと SiN_x 膜との接触角を θ_0 とする。この場合、 γ_1 、 γ_2 、 γ_3 および θ_0 の関係は、以下の式（１）のように表される。

【００５８】

$$\gamma_1 \cdot \cos \theta_0 = (\gamma_3 - \gamma_2) \cdots (1)$$

上記式（１）を変形すると、次の式（２）のように表すことができる。

【００５９】

$$\cos \theta_0 = (\gamma_3 - \gamma_2) / \gamma_1 \cdots (2)$$

ここで、図１２に示すように、 SiN_x 膜の表面に凹凸が形成された場合には、 SiN_x 膜の表面積が大きくなるので、それに比例して、熔融シリコンと SiN_x 膜との間に働く表面張力 γ_2 および SiN_x 膜と雰囲気との間に働く表面張力 γ_3 が大きくなる。たとえば、 SiN_x 膜の表面に凹凸が形成されることにより SiN_x 膜の表面積が SiN_x 膜の表面が平坦な場合の z 倍（ $z > 1$ ）になったとすると、表面張力 γ_2 および表面張力 γ_3 は z 倍になる。したがって、図１２に示すように SiN_x 膜の表面に凹凸が形成された場合の熔融シリコンの接触角を θ_y とすると、上記式（２）から、 γ_1 、 γ_2 、 γ_3 および θ_y の関係は、以下の式（３）のように表すことができる。

【００６０】

$$\cos \theta_y = (z \cdot \gamma_3 - z \cdot \gamma_2) / \gamma_1 = z (\gamma_3 - \gamma_2) / \gamma_1 \cdots (3)$$

上記式（２）および上記式（３）から、 SiN_x 膜の表面が平坦な場合の熔融シリコンの接触角 θ_0 と SiN_x 膜の表面に凹凸が形成された場合の熔融シリコンの接触角 θ_y との関係は、次の式（４）のように表すことができる。

【００６１】

$$\cos \theta_y = z \cdot \cos \theta_0 \cdots (4)$$

また、上記式（４）から接触角 θ_0 と接触角 θ_y との関係は、図１３のように表すことができる。図１３から、接触角 θ が 90° 未満の場合には、 SiN_x 膜の表面に凹凸が形成された場合の接触角 θ_y は、 SiN_x 膜の表面が平坦な場合の接触角 θ_0 よりも小さくなることわかる。このように SiN_x 膜の表面が平坦な状態で熔融シリコンの接触角が 90° 未満である場合には、 SiN_x 膜の表面に凹凸を形成することにより、熔融シリコンの接触角を小さくすることができると考えられる。また、 SiN_x 膜の表面に凹凸を形成するための方法としては、エッチングなどを用いることができる。たとえば、以下の表４に示すエッチング条件により、 SiN_x 膜の表面をエッチングすることにより、熔融シリコンとの接触角を小さくするための凹凸を形成することができる。

【００６２】

【表４】

エッチング条件	
基板温度	15℃～30℃
圧力	7Pa～25Pa
流量比 (NF ₃ : Ar)	1 : 5～1 : 10
パワー密度	1W/cm ² ～2W/cm ²

【００６３】

また、第１実施形態では、上記のように、連続発振型の YAG レーザの基本波を照射することにより結晶化を行うことよって、高調波を用いる場合に比べて、レーザ出力を大きくすることができるので、生産性（スループット）を向上させることができる。

【００６４】

また、第１実施形態では、連続発振型 YAG レーザの基本波は、非晶質シリコン膜 ６に吸収されにくい一方、Mo からなる吸収膜 ３には吸収されやすいため、吸収膜 ３に効率的

にレーザ光を吸収させることができる。これによっても、吸収膜 3 を効率よく加熱することができるので、非晶質シリコン膜 6 の結晶化をより効率よく行うことができる。

【0065】

また、第 1 実施形態では、連続発振型の YAG レーザビーム 100 が照射された吸収膜 3 の発熱を利用して非晶質シリコン膜 6 を間接的に加熱することにより結晶化を行うことによって、吸収膜 3 に照射される連続発振型の YAG レーザビームにある程度ばらつきがあったとしても、吸収膜 3 から熱が非晶質シリコン膜 6 に伝導される際に、熱のばらつきを緩和することができる。これにより、巨大な結晶粒または単結晶を歩留りを低下させることなく形成することができる。

【0066】

また、第 1 実施形態では、非晶質シリコン膜 6 の結晶化後に、吸収膜 3 を液晶表示装置または有機 EL 表示装置の画素部のブラックマトリックス (BM) として流用することができるのと同時に、吸収膜 3 を基板バイアスプレートとして流用することができるので、吸収膜 3 を除去する工程とブラックマトリックスおよび基板バイアスプレートを新たに形成する工程とを省略することができる。その結果、製造プロセスを簡略化することができる。

(第 2 実施形態)

図 14 および図 15 は、本発明の第 2 実施形態による半導体装置の製造プロセスを説明するための断面図である。図 14 および図 15 を参照して、この第 2 実施形態では、上記第 1 実施形態と異なり、上方からレーザビームを照射する場合について説明する。

【0067】

まず、図 14 に示すように、減圧 CVD 法を用いて、ガラス基板 11 上に、 SiO_2 膜 (シリコン酸化膜) 12 を約 300 nm の厚みで形成する。このシリコン酸化膜 12 は、ガラス基板 11 への熱の伝達を緩和するためのバッファ層として機能する。その後、プラズマ CVD 法を用いて、シリコン酸化膜 12 上に、 SiN_x 膜 13 を約 20 nm の厚みで形成する。ここで、 SiN_x 膜 13 は、熔融シリコンとの接触角が 45° 以下であり、かつ、 SiO_2 膜よりも熔融シリコンとの接触角が小さい。なお、 SiN_x 膜 13 は、本発明の「第 1 の膜」の一例である。その後、 SiN_x 膜 13 上に、減圧 CVD 法を用いて、非晶質シリコン膜 14 を約 50 nm の厚みで形成する。なお、非晶質シリコン膜 14 は、本発明の「シリコン層」の一例である。この後、非晶質シリコン膜 14 を所定の形状にパターニングする。

【0068】

次に、非晶質シリコン膜 14 を覆うように、 SiO_2 膜からなるゲート絶縁膜 15 を形成する。スパッタ法を用いて、ゲート絶縁膜 15 上の所定領域に、Mo からなる吸収膜 16 を約 50 nm の厚みで形成する。この後、ガラス基板 1 の上方側から、連続発振型の YAG レーザの基本波を照射することによって、非晶質シリコン膜 14 の結晶化を行う。この場合のレーザ照射条件は、レーザ出力：約 400 W、走査速度：約 1 m/s である。

【0069】

次に、吸収膜 16 をパターニングすることによって、図 15 に示すように、ゲート電極 16a を形成する。ゲート電極 16a をマスクとして、結晶化されたシリコン膜 14a に、不純物を注入することによって、LDD 構造を有する一対のソース/ドレイン領域 14b を形成する。そして、注入した不純物を活性化するために、結晶化の場合と同様、連続発振型の YAG レーザによる照射を行う。これにより、一対のソース/ドレイン領域 14b と、ゲート絶縁膜 15 と、ゲート電極 16a とからなる第 2 実施形態による多結晶シリコン TFT が形成される。

【0070】

第 2 実施形態では、上記のように、 SiN_x 膜 13 とガラス基板 11 との間に、 SiO_2 膜 12 からなるバッファ層を大きい厚み (約 300 nm) で形成することによって、 SiN_x 膜 13 により熔融シリコンの塊状化を抑制しながら、バッファ層により熱衝撃に起因するガラス基板 11 のクラックや歪みなどの発生を抑制することができる。

【0071】

また、第2実施形態では、上記のように、吸収膜16をゲート電極16aとして流用することができるので、吸収膜16を除去する工程およびゲート電極を新たに形成する工程を省略することができる。

【0072】

また、第2実施形態では、上記第1実施形態と同様、熔融シリコンとの接触角が 45° 以下である SiN_x 膜（シリコン窒化膜）13の上面上に接触するように非晶質シリコン膜14を形成した後、非晶質シリコン膜14を熔融して結晶化を行うことによって、非晶質シリコン膜14が熔融する際に、熔融シリコンとの接触角が小さい SiN_x 膜13により熔融シリコンと SiN_x 膜13との界面エネルギーが小さくなるので、熔融シリコンと SiN_x 膜13とのぬれ性を向上させることができる。これにより、非晶質シリコン膜14が熔融した状態で塊状化するのを抑制することができる。

10

【0073】

なお、第2実施形態のその他の効果は、上記第1実施形態と同様である。

【0074】

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0075】

たとえば、上記実施形態では、熔融シリコンとの接触角が 45° 以下である膜の例として、 SiN_x 膜（シリコン窒化膜）を用いたが、本発明はこれに限らず、他の膜を用いてもよい。たとえば、 SiON などの絶縁膜や、 SiC などの半導体が考えられる。

20

【0076】

また、上記実施形態では、非晶質シリコン膜の下面に接触するように、 SiN_x 膜（シリコン窒化膜）を形成したが、本発明はこれに限らず、非晶質シリコン膜の上面または上下両面に接触するように、 SiN_x 膜（シリコン窒化膜）を形成してもよい。

【0077】

また、上記実施形態では、連続発振型のYAGレーザーを用いたが、本発明はこれに限らず、赤外線レーザーであれば、他のレーザーを用いてもよい。たとえば、半導体レーザーや、ガラスレーザー、YVO₄レーザーなどが考えられる。また、連続発振型レーザーに代えて、連続加熱が可能な高周波、マイクロ波、ランプ光を用いても良い。これらの連続発振型レーザー、高周波、マイクロ波、ランプ光などを総称して、本発明では、「電磁波」という。

30

【0078】

また、上記実施形態では、吸収膜にYAGレーザーなどの電磁波を照射することにより吸収膜を発熱させ、その熱を利用して、間接的に非晶質シリコン膜（シリコン層）を熔融加熱するようにしたが、本発明はこれに限らず、YAGレーザーなどの電磁波を用いて直接非晶質シリコン膜（シリコン層）を熔融加熱するようにしてもよい。

【0079】

また、上記実施形態では、ソース／ドレイン領域の不純物の活性化を、連続発振型YAGレーザーを用いて行う例を示したが、本発明はこれに限らず、ソース／ドレイン領域の不純物の活性化を、ELA（エキシマレーザーアニール）法、RTA（Rapid Thermal Annealing）法、または、比較的低温のアニール法によって行うようにしてもよい。

40

【0080】

また、上記実施形態では、Moからなる吸収膜を用いた例を示したが、本発明はこれに限らず、高融点金属や合金その他の導電膜等も吸収膜として使用可能である。

【図面の簡単な説明】

【0081】

【図1】本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図

50

である。

【図 2】図 1 に示した吸収膜を形成する工程を示した平面図である。

【図 3】本発明の第 1 実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図 4】本発明の第 1 実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図 5】本発明の第 1 実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図 6】本発明の効果を確認するための実験に用いた第 1 実施形態の製造方法によって作製した構造を示した断面図である。

10

【図 7】本発明の効果を確認するために行った実験に用いた比較例による製造方法により作製した構造を示した断面図である。

【図 8】図 6 および図 7 に示した製造方法によるレーザ出力と結晶化状態との関係を示した概略図である。

【図 9】熔融シリコンの塊状化が発生することにより、膜構造の消失が発生した試料の表面の構造を示した断面図である。

【図 10】図 6 に示した第 1 実施形態による構造および図 7 に示した比較例による構造における熔融シリコンの接触角の分布を示した図である。

【図 11】 SiN_x 膜上の熔融シリコンに働く表面張力を表した模式図である。

【図 12】 SiN_x 膜の表面に凹凸を形成した場合の試料の表面の構造を示した断面図である。

20

【図 13】 SiN_x 膜の表面が平坦な場合の熔融シリコンの接触角と、 SiN_x 膜の表面に凹凸が形成された場合の熔融シリコンの接触角との関係を示した図である。

【図 14】本発明の第 2 実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図 15】本発明の第 2 実施形態による半導体装置の製造プロセスを説明するための断面図である。

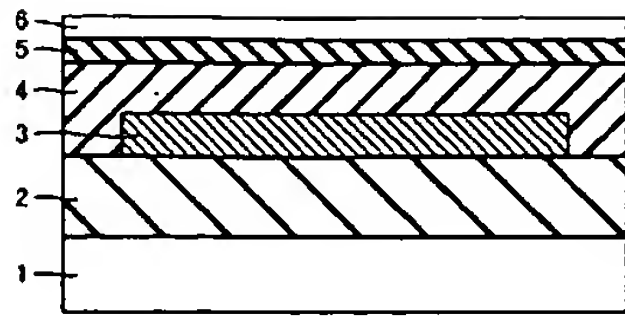
【符号の説明】

【0082】

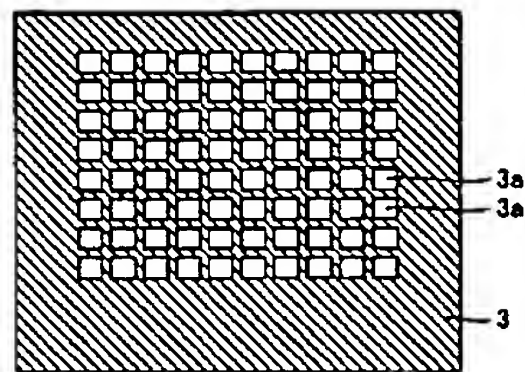
- 1、11 ガラス基板
- 2、12 SiO_2 膜（シリコン酸化膜、バッファ層）
- 3、16 吸収膜
- 4 SiO_2 膜（シリコン酸化膜）
- 5、13 SiN_x 膜（シリコン窒化膜、第 1 の膜）
- 6、14 非晶質シリコン膜（半導体層）
- 7、15 ゲート絶縁膜
- 8、16 a ゲート電極

30

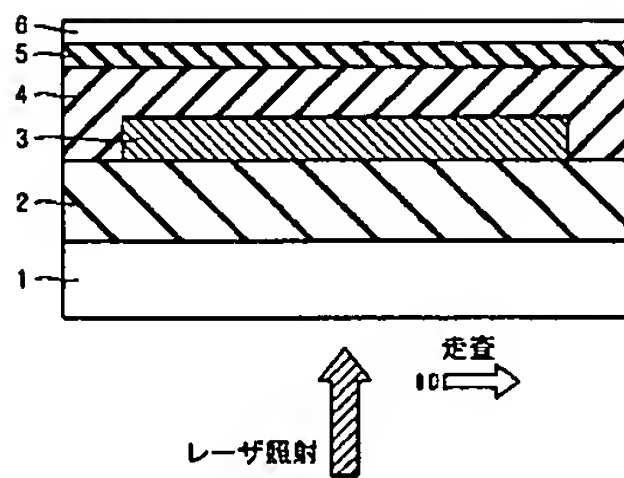
【図 1】



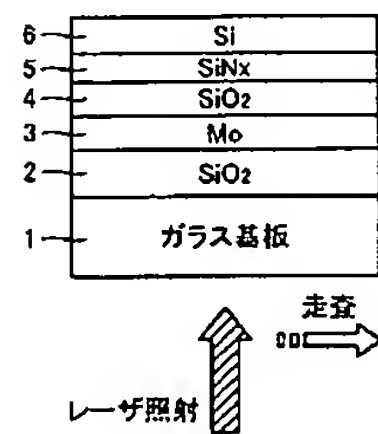
【図 2】



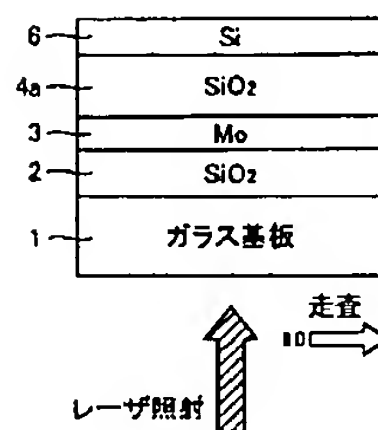
【図 3】



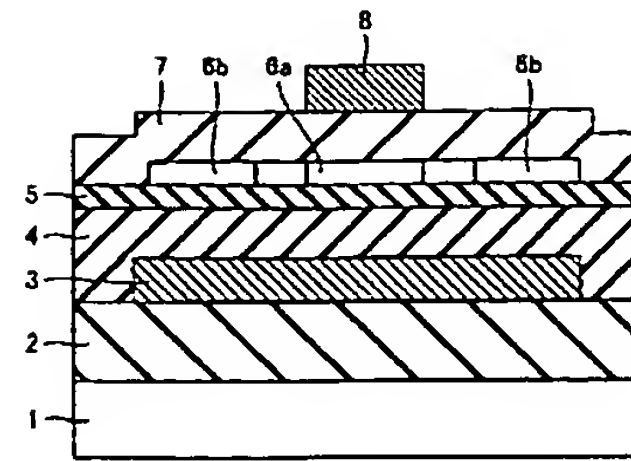
【図 6】



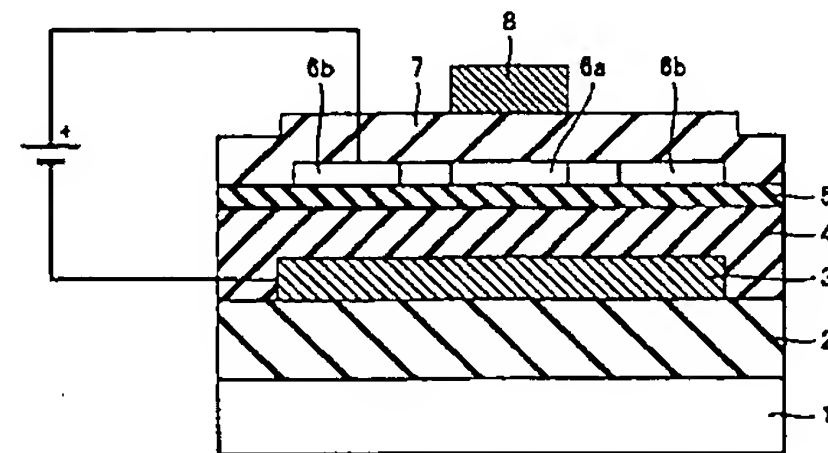
【図 7】



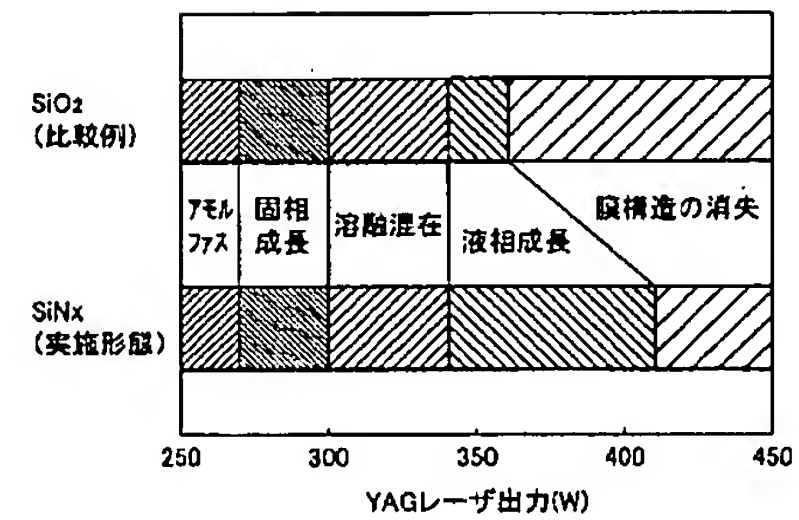
【図 4】



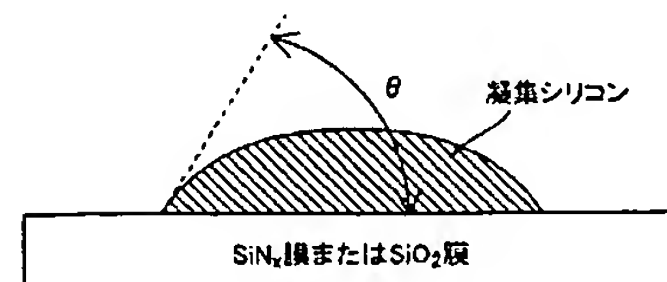
【図 5】



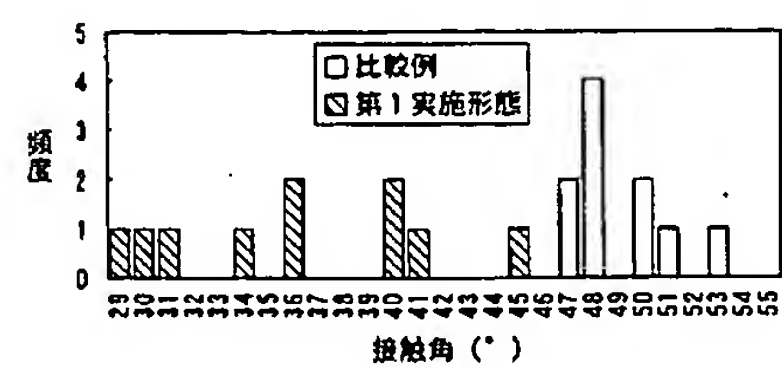
【図 8】



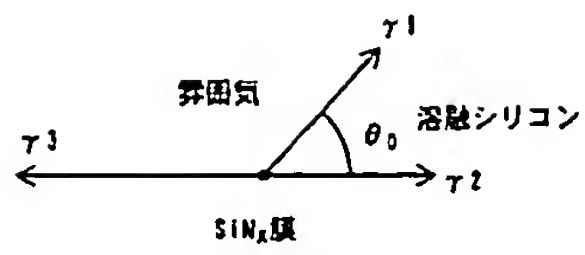
【図 9】



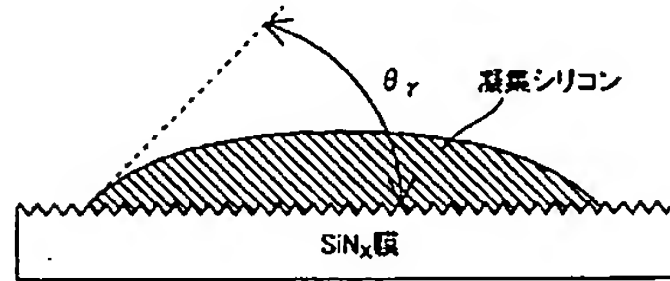
【図 10】



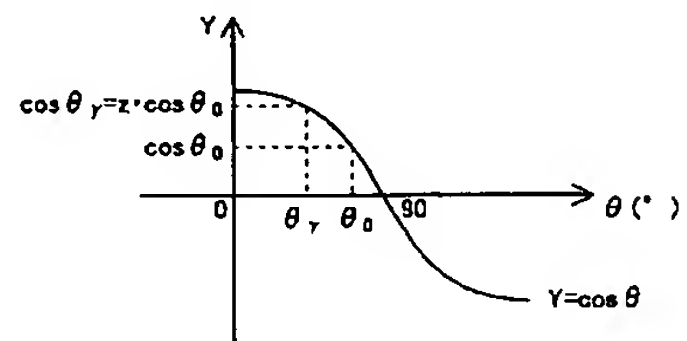
【図 1 1】



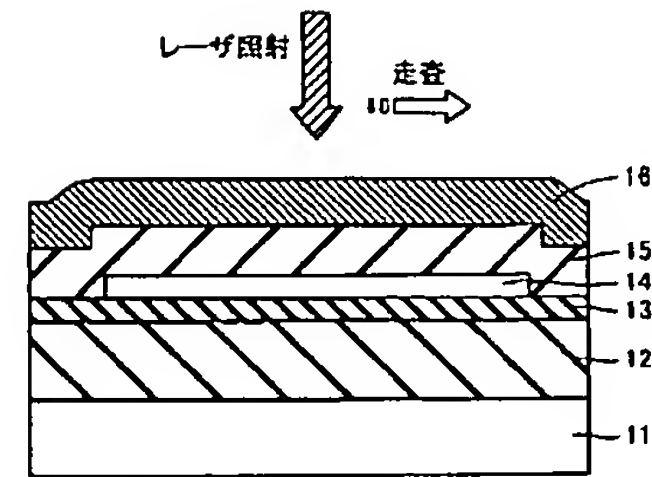
【図 1 2】



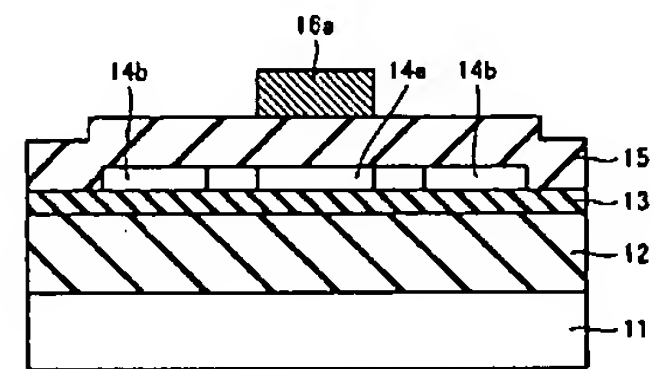
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き

Fターム(参考) 5F110 AA16 AA30 BB01 CC02 DD02 DD11 DD12 DD13 DD14 DD17
FF02 GG02 GG13 GG25 GG47 HJ23 HM15 NN43 NN44 NN46
PP02 PP03 PP11 QQ11